

⑫ 公開特許公報(A)

平1-160237

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 平成1年(1989)6月23日

H 04 L 25/02
 G 01 M 11/00
 G 01 R 31/00
 G 02 B 6/00
 G 08 C 25/00
 H 04 B 9/00
 H 04 L 1/24
 25/02

3 0 2

B-7345-5K
 R-2122-2G
 7905-2G
 A-7370-2H
 K-6964-2F
 Z-8523-5K
 8732-5K
 D-7345-5K

3 0 2

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 光送信回路及び光受信回路の試験方式

⑯ 特 願 昭62-319652

⑰ 出 願 昭62(1987)12月17日

⑱ 発 明 者 桑 田 直 樹 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内⑲ 発 明 者 西 本 央 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑳ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

㉑ 代 理 人 弁理士 井 桁 貞一

明 細 書

1 発明の名称

光送信回路及び光受信回路の試験方式

2 特許請求の範囲

パルス列を発生するパルスパターン発生器(1)の出力を光送信回路(2)に投入し、該光送信回路(2)の出力を光受信回路(3)に投入し、該光受信回路(3)の出力を、送信パルス列と比較しビット誤り率を測定する誤り率検出器(4)に投入する構成にし、

且つ該光受信回路(3)の識別器の識別レベル及び識別タイミングを、識別レベル可変回路(5)及び識別位相可変回路(6)により可変出来るようにしておき、

識別レベルと識別タイミングを別々に所定のビット誤り率に低下する迄可変して、識別レベル変動に対する余裕度及び識別タイミング変動に対する余裕度を求めて試験を行うようにしたことを特徴とする光送信回路及び光受信回路の試験方式。

3 発明の詳細な説明

(概 要)

光送信回路及び光受信回路の試験方式に関し、識別レベル変動に対する余裕度及び識別タイミング変動に対する余裕度に対し夫々試験が出来る、光送信回路及び光受信回路の試験方式の提供を目的とし、

パルス列を発生するパルスパターン発生器の出力を光送信回路に投入し、該光送信回路の出力を光受信回路に投入し、該光受信回路の出力を、送信パルス列と比較しビット誤り率を測定する誤り率検出器に投入する構成にし、且つ該光受信回路の識別器の識別レベル及び識別タイミングを、識別レベル可変回路及び識別位相可変回路により可変出来るように構成する。

(産業上の利用分野)

本発明は、光送信回路及び光受信回路の試験方式に関する。

光送信回路及び光受信回路の特性試験としては、所定のビット誤り率（現在は通常 10^{-11} が用いられる）になる迄の余裕度を求めて試験をしているが、この余裕度としては、識別レベル変動に対する余裕度及び識別タイミング変動に対する余裕度、即ちアイパターンを用いた表現とすれば振幅方向、時間方向の余裕度を別々に試験出来試験の信頼度が高いことが望ましい。

〔従来の技術〕

以下従来例を図を用いて説明する。

第4図は従来例の説明図で、(A)は構成を示し、(B)は特性図を示し、(C)はアイパターンで表現した余裕度を示す。

従来、光送信回路及び光受信回路の特性試験を行うには、第4図(A)に示す如く、パルスパターン発生器1よりのパルス列を光送信回路2に投入し、出力を光カップラ11に投入し、又光カップラ11には干渉波発生器10よりの干渉波を投入して重畳し、重畳された出力を可変減衰器

12を介して光受信回路3に投入し、出力を、送信パルス列と比較しビット誤り率を測定する誤り率検出器4に投入する構成としておく。

光受信回路を試験する時は、特性の良い光送信回路を用い、干渉波を投入せず可変減衰器12を可変し、光受信回路3に投入するレベルを変え、第4図(B)の実線に示す如き、レベル変化に対するビット誤り率特性を求め、これよりビット誤り率が 10^{-11} （現在の所定値）になるレベルaを求めておく。

次に、光送信回路2の出力レベルと干渉波レベルとの比が、例えば10:1とし、可変減衰器12を可変し、ビット誤り率が 10^{-11} になるb点を求め、a点とb点間のレベルの値（劣化量）が所定の値以下になるかどうかで良否の判定をしている。

又光送信回路の試験を行うには、光受信回路を特性の良いものとし、試験する光送信回路を第4図の光送信回路2とし、上記と同じことを繰り返し、ビット誤り率が 10^{-11} になるb点を求め、a

点とb点間のレベルの値（劣化量）が所定の値以下になるかどうかで良否の判定をしている。

〔発明が解決しようとする問題点〕

しかしながら、従来の試験方式では、余裕度として所定の値以上あったとしても、アイパターンを用いて説明すると、第4図(C)のイに示す如く、縦方向の、識別レベル変動に対する余裕度はあるも、横方向の識別タイミング変動に対する余裕度が少ない場合もあり、又第4図(C)のロに示す如く、横方向の識別タイミング変動に対する余裕度はあるも、縦方向の、識別レベル変動に対する余裕度は少ない場合もあり、これでは、試験の信頼性が低い問題点がある。

本発明は、識別レベル変動に対する余裕度及び識別タイミング変動に対する余裕度に対し夫々試験が出来る、光送信回路及び光受信回路の試験方式の提供を目的としている。

〔問題点を解決するための手段〕

第1図は本発明の原理ブロック図である。

第1図に示す如く、パルス列を発生するパルスパターン発生器1の出力を光送信回路2に投入し、該光送信回路2の出力を光受信回路3に投入し、該光受信回路3の出力を、送信パルス列と比較しビット誤り率を測定する誤り率検出器4に投入する構成にし、

且つ該光受信回路3の識別器の識別レベル及び識別タイミングを、識別レベル可変回路5及び識別位相可変回路6により可変出来るようにしておく。

そして、識別レベルと識別タイミングを別々に所定のビット誤り率に低下する迄可変して、識別レベル変動に対する余裕度及び識別タイミング変動に対する余裕度を別々に求める試験が出来るように構成する。

〔作 用〕

本発明によれば、光受信回路の試験を行う時は、光送信回路を特性の良いものとし、光送信回路を試験する時は、光受信回路を特性の良いものとし、

光受信回路の識別器の識別レベルを識別レベル可変回路5により可変し、所定のビット誤り率に低下する迄の範囲（識別レベル変動に対する余裕度）を求め、又識別器の識別タイミングを識別位相可変回路6にて可変し、所定のビット誤り率に低下する迄の範囲（識別タイミング変動に対する余裕度）を求め、所定の値以上であるかで良否を判定する。

即ち、識別レベル変動に対する余裕度及び識別タイミング変動に対する余裕度が共に判り、これを用いて良否の判定を行っているので試験の信頼性は高くなる。

〔実施例〕

以下本発明の1実施例に付き図に従って説明する。

第2図は本発明の実施例のブロック図、第3図は本発明の場合のアイパターンで表現した余裕度を示す図である。

第2図では、パルスパターン発生器1の出力に、

6にて、第3図(B)のへに示す、アイパターンで表現すると真中の点より左右に可変し、ビット誤り率が 10^{-11} に低下する点ニ、ホを求る。

この求めた、ロ、ハの幅は識別レベル変動に対する余裕度であり、ニ、ホの幅は識別タイミング変動に対する余裕度であるので、これ等の幅が所定の幅以上であるかで良否を判定する。

光送信回路を試験する時は、光受信回路3を特性の良いものとし、上記と同じ動作を行い、識別レベル変動に対する余裕度及び識別タイミング変動に対する余裕度を求め、この余裕度の幅が所定の幅以上であるかで良否を判定する。

即ち、識別レベル変動に対する余裕度及び識別タイミング変動に対する余裕度を別々に求め、夫々を所定の値と比較して良否を判定しているので、試験の信頼度が向上する。

〔発明の効果〕

以上詳細に説明せる如く本発明によれば、識別レベル変動に対する余裕度及び識別タイミング変

光送信回路2を接続し、光送信回路2の出力に光受信回路3を接続し、光受信回路3の出力に誤り率検出器4を接続する。

又光受信回路3では、等化増幅器7の出力の、クロックを抽出するクロック抽出回路9にて抽出された、第3図(B)に示す識別点を定めるタイミングクロックの位相を可変する為に、可変遅延回路6を介して識別器8に供給するようにし、又識別器8の識別レベルを、可変識別レベル発生器5にて、第3図(A)のイに示す識別レベルである直流電圧を可変識別レベル発生器5にて可変出来るようにしてある。

第2図にて、光受信回路の試験を行う時は、光送信回路2を特性の良いものとし、試験する光受信回路3の識別器8の識別レベルを、可変識別レベル発生器5にて第3図(A)のイに示す、アイパターンで表現すると真中の点より、上下に可変し、ビット誤り率が 10^{-11} に低下する点ロ、ハを求る。

次に、識別するタイミング点を、可変遅延回路

動に対する余裕度を別々に求め、夫々を所定の値と比較して良否を判定しているので、試験の信頼度が向上する効果がある。

4 図面の簡単な説明

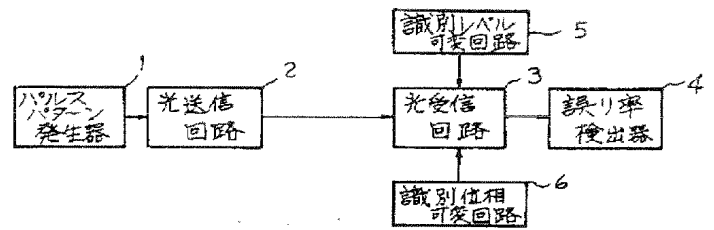
第1図は本発明の原理ブロック図、
第2図は本発明の実施例のブロック図、
第3図は本発明の場合のアイパターンで表現した余裕度を示す図、
第4図は従来例の説明図である。

図において、

- 1はパルスパターン発生器、
- 2は光送信回路、
- 3は光受信回路、
- 4は誤り率検出器、
- 5は識別レベル可変回路、可変識別レベル発生器、
- 6は識別位相可変回路、可変遅延回路、
- 7は等化増幅回路、
- 8は識別器、
- 9はクロック抽出回路、

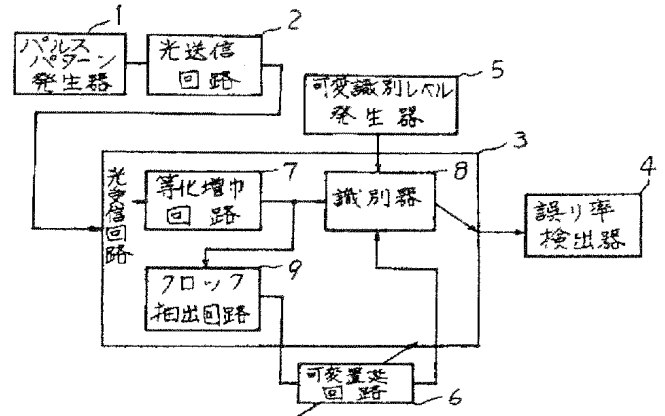
- 10 は干渉波発生器、
11 は光カップラ、
12 は可変減衰器を示す。

代理人 弁理士 井桁 貞一



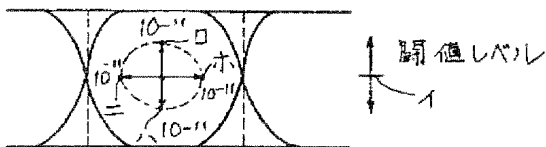
本発明の原理ブロック図

第 1 図

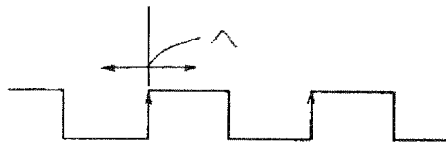


本発明の実施例のブロック図

第 2 図



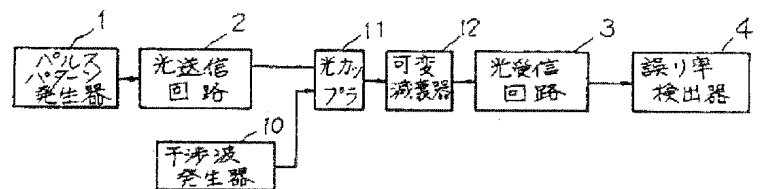
(A)



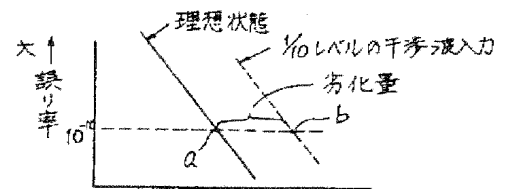
(B) タイミングブロック

本発明の場合のアイパターンで表現した
予裕度を示す図

第 3 図



(A)



(B)



(C)

アイパターンで表現した場合の予裕度

従来例の説明図

第 4 図